

東京都産業労働局「未来を拓くイノベーションTOKYOプロジェクト」
令和3年度採択案件

「革新的AIエッジデバイスを実現する CIM技術の開発」

第3回評価書
【概要版】

令和5年12月

(1) 本事業の背景・課題

- 既存のAI技術は、クラウドにある大規模サーバーで膨大な積和演算を繰り返すために、膨大な電力を消費します。
- また、自動運転などリアルタイム性が必要なアプリケーションでは、通信遅延やセキュリティの面の懸念から、サーバーを活用したAI演算には不向きな面があります。
- そのため、サーバーを介さず、エッジデバイス(※)内部でAI演算を行う必要性が高まっています。
(※)エッジデバイス: AIやネットワークサービスを利用する際の、現場にある装置。
- エッジデバイスでは、サイズや電力供給量が限られるため、AI演算を行う半導体の小型・低消費電力化が求められています。

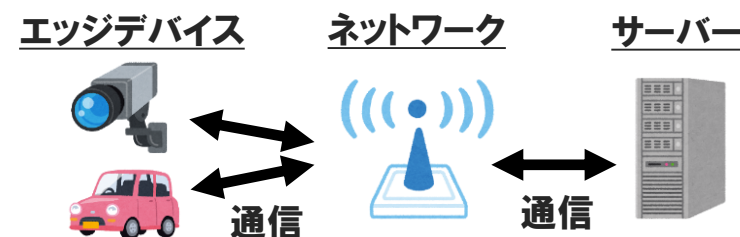
(2) 本事業で開発する技術・サービス

- メモリを使ってAIに必要な積和演算を行うCIM(Computing in Memory)の技術を用いて、エッジデバイスでAI演算を行うのに最適な半導体デバイスを開発に取り組みます。
- 既存技術に比べて低消費電力で、複雑なAI演算を可能とすることを目指します。

(3) 本事業により期待される波及効果

- ネットワークを介したデータのやり取りなしに、より高速で、高セキュリティで、筐体も小さく、低消費電力なAI演算が可能となり、様々なエッジデバイス(自動車、スマートフォン、PC、ドローン、ロボット、監視カメラ、スマートスピーカー、センサー・IoT機器等)におけるAI活用が普及すると見込まれます。
- AI活用を通じ、生活の様々なシーンや、労働現場(例:農業や介護等)の負荷軽減や効率化が期待されます。

CIM (Computing in Memory)について



既存の AI	<ul style="list-style-type: none">● エッジデバイスが状況を認識し、ネットワーク経由で状況をサーバーに伝える。● サーバーにあるAIが対応策を判断し、ネットワーク経由で、エッジデバイスに指示を与える。● エッジデバイスは指示に従い、行動する。
本事業	<ul style="list-style-type: none">● エッジデバイスが状況を認識し、エッジデバイス内部のAIが対応策を判断し、エッジデバイスが行動する。※サーバーを介さないため、通信遅延やセキュリティの懸念が少ない

本事業の概要

事業者名	株式会社フローディア
都内所在地	東京都小平市小川東町1-30-9 マルメゾン2F
代表者名	代表取締役社長 奥山 幸祐
本事業の統括責任者	木之下 泰弘(取締役 CTO)
本事業の実施期間	令和4年4月～令和6年3月
プロジェクトメンバー	丸紅ベンチャーズ株式会社

本事業の実施内容

本事業では、これまでの研究開発実績(シミュレーションソフト上でのCIM技術を高度化する等)を活用し、ビジネス化に向けた取り組みを進めていく。

まず、これまで開発してきたCIM技術を搭載した半導体デバイスを設計し、ファウンドリ(半導体製造を行う工場)に試作製造を依頼する。

試作品の評価に必要なツール等を整えつつ、実際に評価を実施し、CIM技術に関連したソフト・ハードの開発を深め、実用化(デモ制作、商用化)に向けた準備を進めていく。

本事業の主要プロセス

時期	主要な実施事項
令和4年～	<ul style="list-style-type: none">ファウンドリによる試作実施
令和5年～	<ul style="list-style-type: none">各種技術の検証・強化量産化に向けた改良
令和6年～	<ul style="list-style-type: none">半導体メーカーでデバイスが製造可能な体制整備関連したインターフェイス・ソフトの開発

本事業における支援期間(～令和5年度末)

世界のAIに関連した半導体メーカー、ソフトウェアメーカーに対して、デモを見せられるようにしていく

本事業終了時点(令和5年度)の達成目標①

目標①

メモリセルを CIM動作させるための 機能と性能の実現

- ・ AI(人工知能)の演算に適したメモリセルを設計する。
- ・ 特に、アナログ書き込みへの対応を実現する。
- ・ 高品質で、長時間の稼働が可能なものとする。

(※)・メモリセル:半導体メモリにおいて、最小単位となる回路構成のこと

- ・ CIM:Computing In Memoryの略。AI(人工知能)に必要な演算をメモリの読出し動作で実行する方式。
- ・ アナログ書き込み:デジタル書き込みでは、0or1のデータを扱う。一方、アナログ書き込みでは、連続的・複数のデータを扱うことができる。

目標②

CIMコアテストチップの 機能動作と性能の実現

- ・ 設計に基づき、実際に試作品を製造し、想定した動作が行われるか、性能が実現されるかについて確認する。
- ・ コアテストチップ(特定の半導体メモリ)における動作・性能につき、使用者が調整できるプログラム機能を実装する。
- ・ コアテストチップとして、優れた電力効率を実現する。

目標③

FP-CIMテストチップの 機能動作と性能の実現

- ・ 設計に基づき、実際に試作品を製造し、想定した動作が行われるか、性能が実現されるかについて確認する。
- ・ FP-CIMテストチップ(複数の半導体メモリを組合せたもの)における動作・性能につき、使用者が調整できるプログラム機能を実装する。
- ・ FP-CIMテストチップとして、優れた電力効率を実現する。

(※)・FP-CIM:Field Programmable-Computing In Memoryの略。AIに必要な演算の構成を設計者がフィールド(現場)でプログラムできる機能をもったCIM
・ フィールドプログラム機能:設計者がフィールド(現場)で論理回路の構成をプログラムできる機能。目標②③にて、実装を実現する。

本事業終了時点(令和5年度)の達成目標②

- 機能面・性能面につき、具体的には下記目標を設定する。

目標①

メモリセルを CIM動作させるための 機能と性能の実現

- ・機能面： -アナログ書き込みを可能とする機能
-CIM読出し機能
- ・性能面： -書き込み精度:32レベル以上
-推論動作維持時間:1000時間以上

目標②

CIMコアテストチップの 機能動作と性能の実現

- ・機能面 -アナログ書き込みを可能とする機能
-CIM読出し機能
-コア内動作のフィールドプログラム機能
- ・性能面： -ビット書き込み精度:32レベル以上
-推論動作時間:1000時間以上
-CIMの処理能力:200TOPS/W以上

目標③

FP-CIMテストチップの 機能動作と性能の実現

- ・機能面： -複数コアの連結動作
-複数コア間のフィールドプログラム機能
- ・性能面： -チップの演算処理能力:20TOPS/W以上

(※)・書き込み精度:特定のアナログ入力に対して、実際にメモリに書き込むことのできる値の分解能。

・書き込み精度:32レベル=メモリに32レベルの値を書き込むことが可能。現状、この分解能を実際の半導体メモリで実現できれば、高性能と見なせる水準。

・TOPS/W :Tera Operation Per Second/Wattの略。消費電力1Wあたりの処理速度で、数値が大きいほど、電力効率が良いことを意味する。

1TOPS/Wは、1W当たり1秒に1兆回(Tera=10の12乗)の処理能力であることを示す。

CIMとして200TOPS/W、チップとして20TPOS/Wの水準は、現時点において業界最高峰と見なせる水準。

令和5年度の実施計画

大項目	小項目	令和5年度計画				令和5年度目標
		1Q	2Q	3Q	4Q	
目標①	メモリセルをCIM動作させるための機能と性能の実現	第一次試作	評価			【機能】 アナログ書き込みを可能とする機能の実現／CIM読出し機能の実現 【性能】 書き込み精度:32レベル以上／推論動作維持時間:1000時間以上
目標②	CIMコアテストチップの機能動作と性能の実現	第一次試作	評価	テスト環境/評価モジュール設計		【機能】 アナログ書き込みを可能とする機能／CIM読出し機能／コア内動作のフィールドプログラム機能 【性能】 ビット書き込み精度:32レベル以上／推論動作時間:1000時間以上／CIMの処理能力:200TOPS/W以上
目標③	FP-CIMテストチップの機能動作と性能の実現	第一次試作	テスト環境/評価モジュール設計	仕様検討およびチップ設計	2次試作	【機能】 複数コアの連結動作／複数コア間のフィールドプログラム機能 【性能】 チップの演算処理能力:20TOPS/W以上
				ソフト・ファームウェア開発	評価	

令和5年度上期 取組状況と成果①

(1) 達成目標に関する取組と成果

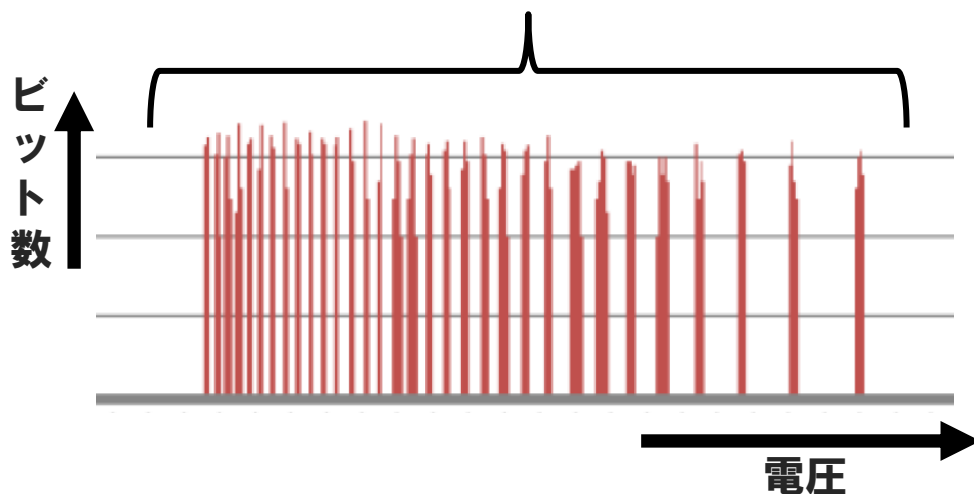
大項目	小項目	令和5年度上期目標	令和5年度上期の取組と成果	評価
目標①	メモリセルをCIM動作させるための機能と性能の実現	<p>【機能】第一次試作完了チップを用いたメモリのアナログ書込み、読出し機能確認</p> <p>【性能】メモリの評価回路を用いて、書込み精度32レベル以上を確認／メモリ特性として推論動作維持時間1000時間以上を確認</p>	<ul style="list-style-type: none"> 第一次試作完了チップを用い、書込み・読出しに問題がないことを確認。 書込み精度32レベル以上を確認。 推論動作維持時間1000時間以上を確認。 	○
目標②	CIMコアテストチップの機能動作と性能の実現	<p>【機能】アナログ書き込みを可能とする機能／コア内動作のフィールドプログラム機能</p> <p>【性能】ビット書き込み精度:32レベル以上</p>	<ul style="list-style-type: none"> 第一次試作完了チップを用い、アナログ書き込み機能、および、フィールドプログラム機能を確認。 書込み精度32レベル以上を確認。 	○
目標③	FP-CIMテストチップの機能動作と性能の実現	<p>【機能】論理記述モデルで複数コアの連結動作検証、フィールドプログラム機能確認</p> <p>【性能】シミュレーションレベルで設計結果の処理能力が20TOPS/W以上であることを検証</p>	<ul style="list-style-type: none"> 論理記述モデルで複数コアの連結動作が可能であることを確認。 シミュレーションにて、FP-CIMテストチップの処理能力が20TOPS/Wを満たすことを確認。 	○

(1) 達成目標に関する取組と成果

- 第一次試作完了チップの評価や、机上検討等を通じ、目標の達成を確認。

第一次試作完了チップの評価

チップの評価において、電圧の違いにより、
32の区分(32レベル)での識別が可能



32レベルの書き込みが可能
であることを確認。

シミュレーションの実施

(3) FP-CIMテストチップの機能動作と性能の実現

IP部の電力計算

電力		
・1回当たり(1us)		
アレイ部		=1.673 nJ
DTC(In)	$:0.5 \times (1088 \times 20\mu\text{m} \times 1.3\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 1088 \times 0.25$	=9.85 nJ(29%)
	$:0.5 \times (30 \times 1200\mu\text{m} \times 0.14\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 1088 \times 0.25$	=1.75 nJ
DTC(Rd)	$:0.5 \times (1088 \times 51\mu\text{m} \times 1.3\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 100 \times 0.25$	=2.31 nJ
TDC(Rd)	$:0.5 \times (1088 \times 140\mu\text{m} \times 1.3\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 100 \times 0.25$	=6.34 nJ
TDC(Out)	$:0.5 \times (1088 \times 20\mu\text{m} \times 1.3\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 1088 \times 0.25$	=9.85 nJ(29%)
	$:0.5 \times (30 \times 1200\mu\text{m} \times 0.14\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 1088 \times 0.25$	=1.75 nJ
IP BUS	$:0.5 \times (8 \times 2400\mu\text{m} \times 0.14\text{fF}/\mu\text{m}) \times 1.6\text{V}^2 \times 1088 \times 0.25$	=0.94 nJ
合計		=34.46 nJ
・連続動作(50KHz)		
合計	$:34.46\text{nJ} \times 50\text{KHz}$	=1.72 mW

連続処理性能

$1088^2 \times 50\text{KHz}$ = 0.06TOPS

電力効率

=34TOPS/W

- ・回路規模が大きく、SPICEでは処理できず、設計定数から机上計算
- ・動作方式を変更し、IN/OUTの電力が60%程度に削減。
- ・FPCIM構造で、20TOPS/Wを達成する事を確認した。

回路活性率
 Rise edge ck =1.00
 Dual edge ck =0.50
 White data =0.25

目標とする電力効率(20TOPS/W)を
上回ることが可能であることを確認。

令和5年度上期 取組状況と成果②

(2) その他の主な取組と成果

取組内容	主な成果
知的財産	<ul style="list-style-type: none">令和4年度上期に出願した「CIM機能を3次元状に構成したメモリアレイにおいて実現するためのアレイ構成および製造方法に関する特許」について、PCT(国際出願)、および、台湾出願を完了。
マーケティング・ 販路開拓、 事業会社との オープンイノベーション 等	<ul style="list-style-type: none">生成AI等の分野において、本事業で開発したCIM技術の適用が可能であるかにつき、国内の事業会社と連携等しながら、検討を深めた。

課題：試作計画の変更に伴う対応継続

- 半導体市場の好況により、当初想定していた協力先工場の稼働が逼迫し、予定していた試作品製造の依頼を行うことが難しいという事態が発生した。
- 研究開発計画の見直し等を実施し、試作に際しては、一部の研究開発内容について第一次試作チップに入れ込んだ。
- 第二次試作チップについては、令和5年度内の12月～2月頃に実施し、事業全体の目標達成を図る。

課題に対する対応策

- 令和5年度下期の活動では、各種遅延の発生に留意し、スケジュールをキープするように努めることで、最終的な目標達成に支障が生じないようにする。

(1) 令和5年度上期目標の達成状況

- 令和5年度上期における目標は、達成済みであることが確認された。

(2) 今後の事業にあたって留意すべき事項

- 研究開発計画の着実な実行
 - ・ 本事業では、半導体市場の好況により当初想定していた工場への試作依頼が難航する事態が生じた。そこで、最終目標の成果が得られるように留意しながら、試作に関する実施スケジュールの変更を行う等、研究開発計画の変更が行われている。
 - ・ 令和5年度下期においては、スケジュール維持に十分留意し、本研究開発に関連した各機関とより一層の連携を行うことで、本事業開始時から見込んでいた成果が得られることが重要である。
- 事業化を意識した関連取組の実行
 - ・ ビジネスとしての成功を実現するためには、本事業を通じ開発されるCIM技術の用途や、当該技術が活用されるアプリケーションについての検討を深めることが重要である。
 - ・ そのために、有望顧客の開拓・関係構築等について、取り組みを進めることが必須である。